

PAT-NO: JP409167717A
DOCUMENT-IDENTIFIER: JP 09167717 A
TITLE: MANUFACTURE OF CERAMIC ELECTRONIC
PARTS
PUBN-DATE: June 24, 1997

INVENTOR-INFORMATION:

NAME
SAKAGUCHI, YOSHIYA
OOMI, SATOSHI
INAGAKI, SHIGEKI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP07325439

APPL-DATE: December 14, 1995

INT-CL (IPC): H01G004/12, H01G004/30

ABSTRACT:

PROBLEM TO BE SOLVED: To reduce a difference in levels caused by an internal electrode at the center and a peripheral part by applying ceramic slurry to a supporting body where metallic electrode layers containing vinyl ether polymers are intermittently formed, drying ceramic slurry, press-fixing a ceramic green sheet, forming a first stacked body and sequentially stacking second stacked bodies on the first stacked body.

SOLUTION: Electrode ink films 10 containing the vinyl ether polymer are

intermittently formed on the supporting body 11 of a polyester film and the like. When first ceramic slurry 12 is applied to the film, it is applied to the surface of the supporting body 11 except for a part covered with the electrode ink films 10, and it serves as a first green sheet 12a after drying. A second green sheet 13a is formed on the green sheet 12a so as to obtain a ceramic green sheet 14 where the electrode is buried. A pressing device presses the sheet 14 with the supporting body on the ceramic green stacked body and the ceramic green sheet is transferred after the supporting body is sequentially transferred so that the internal electrode becomes 50 layers. The stacked body is cut in chip forms and they are baked. Thus, projecting and recessed parts produced by the internal electrode can be reduced.

COPYRIGHT: (C)1997,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-167717

(43)公開日 平成9年(1997)6月24日

(51)Int.Cl. [®]	識別記号	序内整理番号	F I	技術表示箇所
H 01 G 4/12 4/30	3 6 4 3 1 1		H 01 G 4/12 4/30	3 6 4 3 1 1 F

審査請求 未請求 請求項の数3 OL (全5頁)

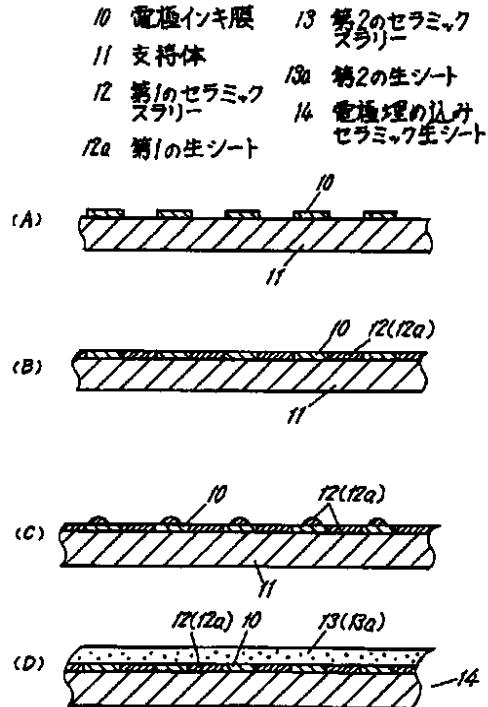
(21)出願番号	特願平7-325439	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成7年(1995)12月14日	(72)発明者	坂口 佳也 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72)発明者	大參 智 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72)発明者	福垣 茂樹 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74)代理人	弁理士 滝本 智之 (外1名)

(54)【発明の名称】セラミック電子部品の製造方法

(57)【要約】

【課題】積層式のセラミック電子部品の製造方法において、多層化した時の内部電極の重みが重畠されることによる凹凸を低減することを目的とする。

【解決手段】ビニルエーテル重合体を含む電極インキ膜10が断続的に形成された支持体11上にセラミックスラリー12を塗布し乾燥させ、前記支持体上の電極を埋め込み、次にセラミックの生シート13aを圧着させて第1の積層体を形成し、次に第2の積層体を積層する。



【特許請求の範囲】

【請求項1】 ビニルエーテル重合体を含む金属電極層を断続的に形成した支持体上に、セラミックスラリーを塗布して乾燥させ、次に前記支持体上のセラミックスラリー上に他のセラミック生シートを圧着させて支持体上に第1の積層体を形成し、その後第1の積層体上に、第2の積層体を順次積層するセラミック電子部品の製造方法。

【請求項2】 支持体上から第1の積層体を剥した後に、この第1の積層体上に第2の積層体を順次積層する請求項1に記載のセラミック電子部品の製造方法。

【請求項3】 ビニルエーテル重合体を、電極を構成する有機バインダーに配合した事を特徴とする請求項1または2に記載のセラミック電子部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ビデオテープレコーダー、液晶テレビジョン受像機などの電子機器に広く用いられている積層セラミックコンデンサ等のセラミック電子部品の製造方法に関するものであり、他にも、広く多層セラミック基板、積層パリスタ、積層圧電素子等のセラミック電子部品を製造する際においても、利用可能なものである。

【0002】

【従来の技術】近年、電子部品の分野においても、回路部品の高密度化にともない、積層セラミック電子部品のますますの微小化及び高性能化が望まれている。ここでは、積層セラミック電子部品として積層セラミックコンデンサを例にとり説明する。

【0003】図3は、積層セラミックコンデンサの一部を断面にて示す図である。図3において、1はセラミック誘電体層、2は内部電極、3は外部電極である。前記内部電極2は、2ヶの外部電極3に交互に接続されている。

【0004】最近、電子部品のチップ化は著しく、前述した通りこのような積層セラミックコンデンサにおいても小型化が望まれている。この積層セラミックコンデンサにおいて、単なる面積の小型化はそのまま電気的容量の減少につながってしまう。このため積層セラミックコンデンサの小型化と同時に高容量化が行われなくてはならない。

【0005】そして、積層セラミックコンデンサの高容量化の方法として、誘電体の高誘電率化の他に、誘電体層1の薄層化、誘電体層1及び内部電極2の多層化が考えられている。

【0006】まず、積層セラミックコンデンサの製造方法について簡単に説明する。ここで、初めにセラミック生シートの製造方法について説明する。この積層セラミックコンデンサを製造する際に使われるセラミック生シートは、誘電体となる金属酸化物粉末をポリビニルブチ

ラール、ポリビニルアルコール、ポリアクリロイド等の樹脂をキシレン等の溶剤中に溶解して作ったビヒクル中に均一に分散させ、これをスラリーとした後、連続的に高速でキャスティング法（溶液流延）を用いて、十数ミクロンから数十ミクロンの厚さのセラミック生シートとして成膜する。ここで用いられるキャスティング法とは、金属またはポリエチレンテレフタレートフィルム（以下PTEフィルムと呼ぶ）等の有機フィルムを支持体とし、この支持体の上にスラリーをドクターブレード等を用いて、均一な膜厚に塗布し、スラリー中の溶剤を温風乾燥もしくは自然乾燥により蒸発させ、セラミック生シートとするものである。

【0007】そして、積層セラミックコンデンサを製造する場合は、次にこのセラミック生シートを所定の大きさに切断した後、電極をセラミック生シート上に印刷し、この印刷したセラミック生シートを含む複数枚のセラミック生シートを積層圧着、切断、焼成の工程を経て作成されることとなる。

【0008】しかし従来の積層方法では、多層化した時に内部電極2の重みが重疊され部分的な厚みムラあるいは、段差が発生してしまう。この厚みムラによる凹凸により内部電極2のない部分の圧着成形が不充分となり積層セラミックコンデンサとしての均一な厚みの積層ができず、デラミネーション（層間剥離）やクラック（割れ）等の問題を発生してしまう問題がある。図4は、多積層した時の積層セラミックコンデンサの断面図である。図4に示すように積層セラミックコンデンサの中心部（内部電極2の積層数が多い）の厚みAに比べ、周辺部（内部電極2の積層数が少ない）の厚みBが小さいことが解る。

【0009】図5は、積層数に対する中心部と周辺部との厚みの差を説明する図である。ここで、用いたセラミック生シートの厚みは20ミクロン、内部電極2の厚みは4ミクロンである。図5より、積層数が10層を超えると中心部と周辺部との厚みの差が20ミクロン、つまり用いたセラミック生シートの厚みを超てしまうことが解る。

【0010】また、単に電極をセラミック生シートに埋め込んだだけでは、セラミック生シートの膜厚が薄くなるほどその表面に電極に起因する凹凸が残ってしまう。これについて図6の(A) (B) (C)を用いて説明する。図6の(A) (B) (C)は支持体4上に形成された電極インキ膜をセラミック生シートに埋め込む様子を説明するための図である。図6において、4は支持体、5は電極インキ、6は電極インキ膜、7はセラミック生シートであり、セラミックスラリーが乾燥したものである。まず、図6の(A)のように支持体4の上に印刷等の方法により電極インキ5が形成される。次に、図6の(B)のように電極インキ5が乾燥してできた電極インキ膜6が形成された支持体4の上に図6の(C)のよう

にセラミックスラリーが塗布される。次に、図6の(C)のようにセラミックスラリーが乾燥し、セラミック生シート7となり、電極インキ膜6を埋め込んでしまうと共に、セラミック生シート7の表面に埋め込んだ電極インキ膜6に起因する凹凸が発生してしまう。また、この凹凸はセラミックスラリーの乾燥に伴い体積が変化する際に発生する本質的なものであると考えられ、セラミック生シートの膜厚が薄くなるほど発生しやすくなることが考えられる。

【0011】

【発明が解決しようとする課題】したがって、前記のような誘電体層1及び内部電極2の多層化を行う場合においては、積層セラミックコンデンサの中心部と周辺部との、内部電極2により発生する段差を取り除くことはできないという問題点を有していた。

【0012】本発明は、前記問題点に鑑み、電極をセラミック生シート中に埋め込み、さらにセラミック生シートの表面を平坦にすることで、誘電体層及び内部電極の多層化された積層セラミックコンデンサを製造する際に用いても、積層セラミックコンデンサの中心部と周辺部との内部電極により発生する段差を低減することができるセラミック電子部品の製造方法を提供するものである。

【0013】

【課題を解決するための手段】この課題を解決するためには本発明は、ビニルエーテル重合体を含む金属電極層を断続的に形成した支持体上に、セラミックスラリーを塗布して乾燥させ、次に前記支持体上のセラミックスラリー上に他のセラミック生シートを圧着させて支持体上に第1の積層体を形成し、その後この第1の積層体上に第2の積層体を順次積層するものである。

【0014】

【発明の実施の形態】本発明の請求項1の発明においては、金属電極層中のビニルエーテル重合体によって、次に塗布されたセラミックスラリーがはじかれる（あるいは除去される）ことにより、電極インキ膜上のセラミックスラリーの膜厚を低下させ（あるいは部分的または完全に除去する）また金属電極層間はセラミックスラリーで埋められ、これにより電極に起因するセラミック生シート表面の凹凸の発生をさらに防止するものである。

【0015】以下、本発明を、一実施形態として用いた積層セラミックコンデンサの製造方法により、図面を参照しながら説明する。

【0016】図1の(A)(B)(C)は本発明を説明するための電極埋め込みセラミック生シートの製造方法の一実施形態を示す図、図2(A)(B)は本発明の一実施形態の積層セラミックコンデンサの製造方法を説明するための図である。図1において、10は断続的に設けた電極インキ膜であり、ビニルエーテルを含んでいる。11は支持体である。12は第1のセラミックスラ

リーで電極インキ膜10間を埋めるものとなり、12aはそれにより形成された第1の生シートであり、第1のセラミックスラリー12が乾燥されて形成されたものである。13は第2のセラミックスラリー、13aはそれにより形成された第2の生シートであり、第2のセラミックスラリー13が乾燥されて形成されている。14は電極埋め込みセラミック生シートである。まず、図1(A)のように、ポリエステルフィルム等の支持体11の上に、電極インキ膜10を断続的に形成する。この電

10 極インキ膜10は電極を支持体11上に印刷した後、電極インキの乾燥または硬化によって得られる。また、電極インキの印刷方法としては、スクリーン印刷、オフセット平版印刷、オフセット凸版印刷、フレキソ凸版、熱転写、インクジェット印刷等の印刷方法を用いることができる。次に、この上に第1のセラミックスラリー12を塗布すると、電極インキ膜10上には第1のセラミックスラリー12が付着しないため（はじかれるため）、図1(B)のように電極インキ膜10に覆われた部分以外の支持体11の表面に、第1のセラミックスラリー12が塗布され、乾燥後に第1の生シート12aとなる。図1(C)は電極インキ膜10の上に塗布された第1のセラミックスラリー12が、電極インキ膜10を含む支持体11上の全面に付着された場合を説明するためのものである。ここで、電極インキ膜10に含まれるビニルエーテルの量や第1のセラミックスラリー12の種類や状態によって図1(B)または(C)のような場合が起こることがある。図1(C)のようになった場合、電極表面に残ったスラリーをドクターブレードのようなものを使い搔き取るかもしれないは、繊維等で吸い取ってよい。次にこの第1のセラミックスラリー12を乾燥させ第1の生シート12aとし、図1(D)のように第2のセラミックスラリー13を乾燥させ第2の生シート13aとし、電極埋め込みセラミック生シート14を作ることができる。ここで、第2のセラミックスラリー13は、第1のセラミックスラリー12とその溶剤の含有率や種類を変えておくことで電極インキ膜10上にも塗布することができる。

40 【0017】次に、図2(A)(B)を用いて、前記電極埋め込みセラミック生シート14を用いた積層セラミックコンデンサの製造方法について説明する。図2において、15はセラミック生積層体であり、予めセラミック生シートが積層されている。16はプレス装置である。まず、図2(A)のように、セラミック生積層体15とプレス装置16との間に前記電極埋め込みセラミック生シート14をはさむ。次に、プレス装置16によって、電極埋め込みセラミック生シート14を支持体11ごとセラミック生積層体15に押し当てる。この時、熱をかけながら押し当ててもよい。次に図2(B)のように支持体11を剥離することによりセラミック生積層体15の上に電極を予め設けておき、その上に転写させる

ようにしてもよい。

【0018】比較のために以上のように、ビニルエーテルを含んだ電極と含まない電極を、同様に印刷した。また乾燥後の電極インキ膜の厚みは4ミクロンであった。

【0019】次に、本発明電極及び従来電極の上にセラミックスラリーを塗布した。またセラミックスラリーをバーコーターを用いた塗布装置により塗布したセラミック生シート単体の膜厚は15ミクロンであった。

【0020】次に、この電極埋め込みセラミック生シート14とセラミック生シートとを厚み200ミクロンの電極の形成されていないセラミック生積層体15の上に

図2のように電極埋め込みセラミック生シートを、内部*

*電極を50層になるように、次々に転写した。そして最後に厚み200ミクロンの電極が形成されていないセラミック生シートを転写した。このようにして得た積層体をチップ状に切断した後、1300°Cで1時間焼成した。

【0021】次に外部電極を通常の方法を用いて形成し、デラミネーション(層間剥離)、ショートの発生率についての効果を調べた。その結果を下記の表1に示す。

10 【0022】

【表1】

製造方法	本発明電極を有する チップコンデンサ	従来電極に起因する チップコンデンサ
デラミネーション 発生率	0/100	25/100
ショート発生率	2/100	30/100

【0023】以上のように、電極インキにビニルエーテルを加えることで、デラミネーションやショートの発生率が従来電極に比較して大きく改善されていることが解る。

【0024】さらに、本発明方法は、前記実施形態で述べた積層セラミックコンデンサに適用する以外に、多層セラミック基板、積層パリスター等のその他の積層セラミック部品においても適用できるものである。

【0025】

【発明の効果】以上のように本発明は、ビニルエーテルを含む金属電極層を断続的に形成された支持体上に、セラミックスラリーを塗布し乾燥させ、次に前記支持体上のセラミックスラリー上に他のセラミック生シートを圧着して支持体上に第1の積層体を形成し、その後この第1の積層体上に第2の積層体を順次積層するものであるので、内部電極による凹凸の発生を低減しながら、歩留り良く積層セラミックコンデンサ等のセラミック電子部品を製造することができる。

【図面の簡単な説明】

【図1】(A), (B), (C), (D)は本発明を説明するための電極埋め込みセラミック生シートの製造方法の一実施形態を工程順に示す図

※【図2】(A), (B)は本発明の一実施形態における積層セラミックコンデンサの製造方法を説明するための図

【図3】積層セラミックコンデンサの一部を断面にて示す図

【図4】従来例における多積層化した時の積層セラミックコンデンサの断面図

【図5】積層数に対する中心部と周辺部との厚みの差を説明するための図

【図6】支持体上に形成された電極インキ膜をセラミック生シートに埋め込む様子を説明するための図

【符号の説明】

10 電極インキ膜

11 支持体

12 第1のセラミックスラリー

12a 第1の生シート

13 第2のセラミックスラリー

13a 第2の生シート

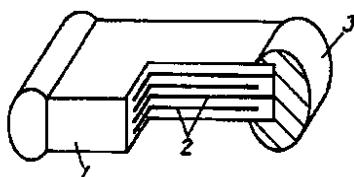
14 電極埋め込みセラミック生シート

15 セラミック生積層体

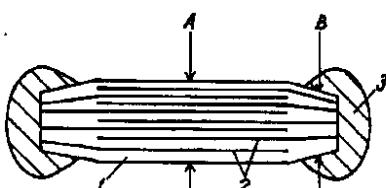
16 プレス装置

※40

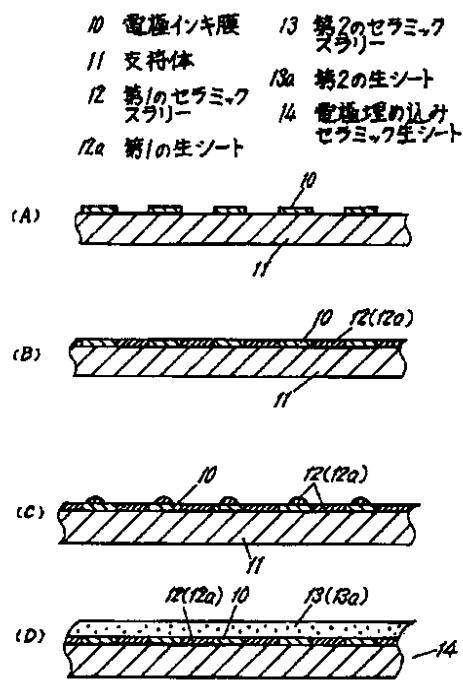
【図3】



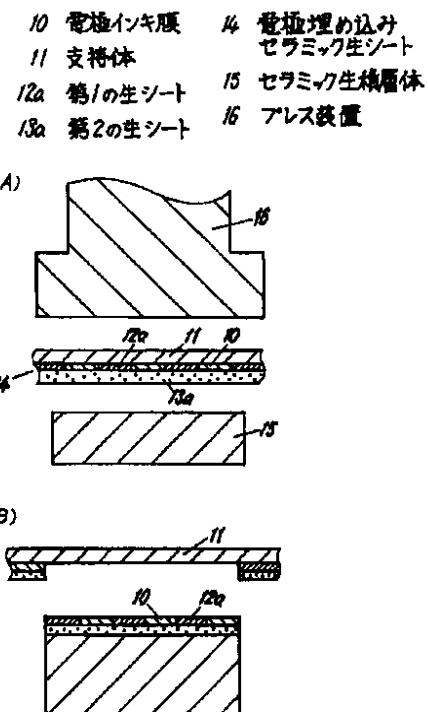
【図4】



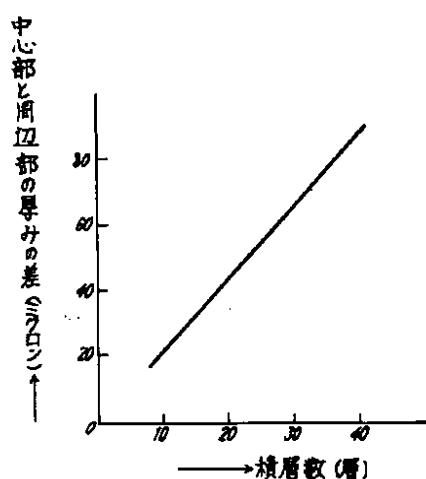
【図1】



【図2】



【図5】



【図6】

